

---

## **동의의결 대상행위 및 시정방안 등에 대한 공고**

**브로드컴 인코포레이티드 등의 시장지배적지위남용행위 등에  
대한 건 관련 동의의결을 위한 이해관계인 의견수렴**

---

**공정거래위원회**

# 잠 정 동 의 의 결 안

## I. 신청인<sup>1)</sup> 현황

① 브로드컴 인코포레이티드(Broadcom Inc.)

미합중국 캘리포니아주 팔로알토 힐뷰 애비뉴 3421

(3421 Hillview Ave, Palo Alto, California, 94304, United States)

대표자 혹 탄(Hock E. Tan)

② 브로드컴 코퍼레이션(Broadcom Corporation)

미합중국 캘리포니아주 팔로알토 힐뷰 애비뉴 3421

(3421 Hillview Ave, Palo Alto, California, 94304, United States)

대표자 혹 탄(Hock E. Tan)

③ 아바고 테크놀로지스 인터내셔널 세일즈 프라이빗 리미티드(Avago Technologies International Sales Pte. Ltd.)

싱가포르공화국 7 이순 애비뉴 1

(1 Yishun Avenue 7, Singapore, 768923, Singapore)

대표자 찰리 카와스(Charlie Kawwas)

④ 아바고테크놀로지스코리아 주식회사

서울 서초구 매현로 16, 7층(양재동, 하이브랜드 빌딩)

대표자 커스텐마그레타스피어스(Kirsten Margreta Spears)

## II. 해당 사건의 개요

### 1. 해당 행위의 내용

신청인들은 경쟁사업자 배제를 목적으로 2017년 9월부터 2020년 9월까지

---

1) 신청인 모두를 지칭할 때에는 ‘신청인들’이라고 한다. 또한, 이하에서는 브로드컴 인코포레이티드는 ‘브로드컴 본사’, 아바고 테크놀로지스 인터내셔널 세일즈 프라이빗 리미티드는 ‘브로드컴 싱가포르’, 아바고테크놀로지스코리아 주식회사는 ‘브로드컴 코리아’라고 한다.

자사가 제조·판매하는 ‘유료방송<sup>2)</sup> 셋톱박스(Set-Top Box, 이하 ‘STB’라고 한다)용 시스템온칩(System on Chip, 이하 ‘SoC’라고 한다)과 그 주변 부품들’(이하 전체를 ‘STB용 SoC’라고 한다)과 관련하여, 국내 STB 제조사들에 브로드컴의 SoC를 탑재한 STB만을 제조하고 나아가 기존에 경쟁사업자의 SoC이 탑재된 STB 공급을 진행하고 있는 사업에 대해 브로드컴의 SoC로 전환하도록 요청하였다.

## 2. 심사경위

- 2020. 7. 31. : 사건 착수
- 2024. 10. 31. : 신청인들의 동의를결 신청
- 2025. 1. 22. : 동의를결 절차 개시 결정
- 2025. 2. ~ : 잠정 동의를결안 작성

## III. 해당 행위가 위법한 것으로 판단될 경우 적용 가능한 법 조항

- 구 「독점규제 및 공정거래에 관한 법률」<sup>3)</sup> 제3조의2 제1항 제5호, 구 「독점규제 및 공정거래에 관한 법률 시행령」<sup>4)</sup> 제5조 제5항 제2호
- 구법 제23조 제1항 제5호, 구법 시행령 제36조 별표 1의2의 7. 구속조건부거래가. 배타조건부거래

< 새 목차 시작을 위한 여백 >

2) III. 2. 가.에서 후술하는 위성방송, 케이블TV, IPTV를 포함한다.

3) 2020. 2. 11. 법률 제16998호로 개정되어 2020. 8. 12. 시행된 것을 말한다. 이하 ‘구법’이라 한다.

4) 2020. 8. 11. 대통령령 제30934호로 개정되어 2020. 8. 12. 시행된 것을 말한다. 이하 ‘구법 시행령’이라 한다.

## IV. 시정방안의 내용

### 1. 잠정 동의의결안 요약

<표 1>

잠정 동의의결안 요약

시정방안	동의의결 신청안(2024.10.31.)	잠정 동의의결안(2025.3.4.)
<b>I. 거래질서 개선을 위한 시정방안</b>		
경쟁사업자 배제 금지	<ul style="list-style-type: none"> <li>거래상대방(국내 STB 제조사)에 유료 방송사업자의 입찰·수의계약 참여 시 브로드컴의 SoC가 탑재된 STB만을 제안하도록 요구하는 행위 금지</li> <li>경쟁사업자의 SoC를 탑재하려고 하는 거래상대방과 신청인 간에 체결되어 있는 기존 계약의 주요 내용을 거래상대방에게 불리하게 변경하는 행위 금지</li> </ul>	<좌동>
과반수 점유율 요건 부과 금지	<ul style="list-style-type: none"> <li>가격·비가격적 혜택 등을 통해 거래상대방에게 ‘과반수 점유율 요건’을 준수하도록 하는 내용의 계약을 체결하는 행위 금지</li> </ul>	<좌동>
불공정한 거래조건 부과 금지	<ul style="list-style-type: none"> <li>거래상대방이 ‘과반수 점유율 요건’을 거절하거나 또는 경쟁사업자의 SoC를 취급한다는 이유로, SoC의 판매·배송을 종료·중단·지연하거나 기존에 제공하고 있던 가격·비가격적 혜택을 철회하는 등의 행위 금지</li> </ul>	<좌동>
컴플라이언스 프로그램 운영	<ul style="list-style-type: none"> <li>임직원들을 대상으로 공정거래법 관련 규정에 대해 연 1회 이상 교육</li> </ul>	<좌동>
컴플라이언스 보고	<ul style="list-style-type: none"> <li>동의의결 확정 이후 5년 동안(‘30년까지) 컴플라이언스 보고서 제출</li> </ul>	<반영> <ul style="list-style-type: none"> <li>동의의결 확정 이후 <u>6년</u> 동안(‘31년 <u>까지</u>) 컴플라이언스 보고서 제출</li> </ul>
<b>II. 상생기금 조성 및 상생지원 방안</b>		
상생기금 조성	<ul style="list-style-type: none"> <li>130억 원 출연 및 반도체 관련 적합한 협회·단체를 통해 기금 운용</li> </ul>	<수정> <ul style="list-style-type: none"> <li>130억 원 출연 및 <u>한국반도체산업협회(이하 ‘협회’)</u>를 통해 기금 운용</li> </ul>
반도체 교육 과정 운영·지원	<ul style="list-style-type: none"> <li>교육센터 설립 등 교육 시설 구축 및 교육 프로그램 제공</li> <li>예산 70억 원 배정</li> </ul>	<수정> <ul style="list-style-type: none"> <li><u>협회</u> 보유 교육 시설을 활용하여 교육 프로그램 제공</li> <li><u>예산 7억 원 배정</u></li> </ul>

시정방안	동의의결 신청안(2024.10.31.)	잠정 동의의결안(2025.3.4.)
반도체 분야 국내 중소사업자 인프라 지원	<ul style="list-style-type: none"> <li>중소 사업자에 사업 컨설팅 제공, 사무공간 구축, 시제품 검증 환경 제공</li> <li>중소 사업자의 해외 진출 및 글로벌 네트워킹 활동 지원</li> <li>예산 50억 원 배정</li> </ul>	<p>&lt;수정&gt;</p> <ul style="list-style-type: none"> <li>중소 사업자에 시스템 반도체 설계 및 제품 개발에 필수적인 <u>설계자동화(EDA) 프로그램</u> 제공</li> <li><u>EDA 원격 제공을 위한 전용 서버</u> 구축</li> <li><u>예산 113억 원 배정</u></li> </ul>
반도체 분야 국내 중소사업자 홍보활동 지원	<ul style="list-style-type: none"> <li>반도체 산업 관련 홍보 콘텐츠 제작, 체험·홍보관·세미나 등 지원</li> <li>예산 10억 원 배정</li> </ul>	<p>&lt;수정&gt;</p> <ul style="list-style-type: none"> <li>반도체 관련 <u>전시회 참여, 홍보관 조성 및 운영</u> 지원</li> <li><u>예산 10억 원 배정</u></li> </ul>

## 2. 시정방안의 상세내용

### 가. 거래질서 개선을 위한 시정방안

#### 1) 경쟁사업자 배제 금지

##### 가) 신청인의 SoC<sup>5)</sup>만을 홍보·제안하도록 요구하는 행위 금지

신청인들은 관련 시장에서 경쟁사업자를 배제하기 위한 목적으로, 국내 STB 또는 광대역 기기(이하 ‘STB 등’이라 한다) 제조사(이하 ‘거래상대방’이라 한다)와 계약을 체결할 때, 거래상대방이 STB 등 구매자<sup>6)</sup>의 입찰이나 수의계약과 같은 공급 기회에 참여 시 신청인의 SoC만을 홍보, 제안 또는 제출하도록 요구하는 행위를 하지 않는다.

다만, ① 이러한 요구 행위가 없는 상황에서 단지 거래상대방이 신청인을 ‘공인’ 또는 ‘우선’ 공급자로 분류 또는 언급하였다는 사실만이 있는 경우, ② 고객이 자체적으로 신청인의 SoC만을 홍보, 제안, 또는 제출하기로 결정한 경우에는 본

5) SoC에는 다음의 제품이 포함된다.

- ① DSL 광대역 기기용 SoC: 디지털 가입자 회선(DSL) 네트워크를 통해 인터넷 서비스에 접속하는 광대역 기기의 핵심 구성 요소로서 해당 광대역 기기의 각종 기능들을 조절하는 집적 회로
- ② 광섬유 광대역 기기용 SoC: 광섬유 네트워크를 통해 인터넷 서비스에 접속하는 광대역 기기의 핵심 구성 요소로서 해당 광대역 기기의 각종 기능들을 조절하는 집적 회로
- ③ 방송 STB용 SoC: 방송 STB의 핵심 구성 요소로서 해당 STB의 각종 기능들을 조절하는 집적 회로

6) 유료방송서비스 사업자, 인터넷서비스 사업자 등을 말한다.

동의의결 시정방안을 위반한 것으로 보지 않는다.

또한, ③ 신청인이 하나의 입찰 절차에서 신청인의 SoC만을 홍보, 제안, 또는 제출하도록 요구하였더라도, 그 행위가 하나의 거래상대방 STB 등 모델<sup>7)</sup>에 대하여만 적용되는 것으로서 거래상대방이 요청한 사업의 범위나 SoC의 물량을 초과하지 않으며, 이에 대해 거래상대방이 ‘STB 등 구매자가 둘 이상의 SoC를 제출하도록 입찰 조건을 설정’한 사실을 신청인에게 알리지 않은 경우에는 본 동의의결 시정방안을 위반한 것으로 보지 않는다.<sup>8)</sup>

## 나) 경쟁사업자와 거래하는 셋톱박스 제조사에 불이익 제공 금지

신청인은 거래상대방이 신청인의 경쟁사업자와 거래하려고 한다는 이유로, 신청인과 거래상대방 간에 체결한 기존 계약의 주요 내용을 거래상대방에게 불이익이 되도록 일방적으로 변경하는 행위를 하지 않는다. 또한, 신청인은 거래상대방이 경쟁사업자와 거래하기로 결정한 상황에서, 신청인과 거래상대방 간에 체결한 기존 계약의 주요 내용을 거래상대방에게 불이익이 되도록 변경한다고 전달하는 행위를 하지 않는다.

다만, ① 신청인이 본 동의의결 시정방안의 내용에 위반되지 않는 계약 내용(신속한 대금 지급 의무 등)을 집행하는 경우, ② 신청인이 유사한 상황에 있는 다른 거래상대방에게 제안하는 거래조건을 해당 거래상대방에게 제안하는 경우, ③ 소급적 혜택이 아닌 단계적 물량 기반의 할인 또는 리베이트(rebate)를 제공하는 경우, 또는 ④ 전체 거래상대방의 총수요량에 비해 공급량이 부족한 상황에서 거래상대방의 실수요, 수주 잔량 등 합리적인 기준에 따라 거래상대방별 공급량을 할당하는 경우에는 본 동의의결 시정방안을 위반한 것으로 보지 않는다.<sup>9)</sup>

## 2) 과반수 점유율 요건 부과 금지

신청인은 거래상대방에게 SoC를 판매할 때 ‘과반수 점유율 요건’<sup>10)</sup>을 준수

7) 모든 개별 유닛이 동일하고 완전히 호환 가능하며 하나의 구매자에게만 판매되는 STB 등의 집합을 말한다. 이하 같다.

8) 신청인이 「독점규제 및 공정거래에 관한 법률」(이하 ‘공정거래법’이라 한다)에 위반되지 않는 정당한 경쟁활동의 일환으로 자사 제품의 홍보, 제안 또는 제출을 요구하거나, 신청인의 의사와 무관하게 거래상대방이 자발적으로 신청인의 제품을 홍보, 제안 또는 제출하기로 결정하는 등의 경우 부당하다고 보기 어렵기 때문이다.

9) 경쟁사업자를 배제하려는 목적과 무관하게, 신청인이 계약 내용 등 사업상 합리적으로 필요한 조치를 취하는 등의 경우 부당하다고 보기 어렵기 때문이다.

10) ‘과반수 점유율 요건’이란, 공식 또는 비공식을 불문하고 거래상대방이 ① 신청인으로부터 거래상대방의 수요량의 50%를 초과하여 구매하도록 하는 요건, 또는 신청인으로부터 전세계 또는

하도록 하는 내용의 합의, 계약, 약관, 조건 또는 정책을 직접적으로 또는 간접적으로 체결, 유지하거나 실시하는 행위를 하지 않는다.

다만, 과반수 점유율 요건 부과 행위가 없는 상황에서 ① 거래상대방이 신청인의 의사와 무관하게 자기 수요량의 과반수를 신청인으로부터 구매하는 경우, ② 거래상대방이 신청인을 ‘공인’ 또는 ‘우선’ 공급자로 분류 또는 언급하였다는 사실만이 있는 경우, 또는 ③ 소급적 혜택이 아닌 단계적 물량 기반의 할인 또는 리베이트를 제공하는 경우에는 본 동의의결 시정방안을 위반한 것으로 보지 않는다.

또한, 설령 과반수 점유율 요건을 부과하였더라도, ④ 하나의 입찰 절차에서 하나의 거래상대방 STB 등 모델에 대하여만 적용되는 것으로서 거래상대방이 요청한 사업의 범위나 SoC의 물량을 초과하지 않는 경우, 또는 ⑤ SoC 중 단종되는 제품을 거래상대방의 요청에 의하여 공급하는 경우로서 그 요건이 경제성 확보 등 단종 제품을 계속하여 생산하는데 필요한 합리적 범위 내에 있는 경우에는 본 동의의결 시정방안을 위반한 것으로 보지 않는다.<sup>11)</sup>

### 3) 불공정한 거래조건 부과 금지

거래상대방이 본 동의의결 시정방안에 위반되는 과반수 점유율 요건에 동의하지 않거나 또는 거래상대방이 경쟁사업자의 관련 제품을 취급한다는 등의 사유가 있다고 하더라도, 신청인은 이에 보복하기 위해 ① SoC의 판매 또는 배송을 종료, 중단 또는 지연하거나, ② SoC에 대한 가격·비가격적 혜택을 철회 또는 거래상대방에게 불리하게 변경하거나, ③ 부당하게 거래를 거절하는 등의 불공정한 거래 행위를 하지 않는다.

다만, ① 신청인이 본 동의의결 시정방안의 내용에 위반되지 않는 계약 내용을 집행하는 경우, ② 신청인이 유사한 상황에 있는 다른 거래상대방에게 제안하는 거래조건을 해당 거래상대방에게 제안하는 경우, ③ 소급적 혜택이 아닌 단계적

---

대한민국 내 최종 사용자를 위한 거래상대방의 STB 등에 탑재될 최소 물량을 구매하도록 하였으나 해당 최소 물량이 해당 거래상대방에 대한 예상 수요량의 50%를 초과하는 요건, ② 신청인으로부터 전세계 또는 대한민국 내 최종 사용자를 위한 거래상대방의 STB에 사용될 물량 중 특정 금액에 해당하는 물량을 구매하도록 함으로써, 거래상대방이 신청인으로부터 예상 수요량의 50%를 초과하여 구매하게 만드는 요건, ③ 경쟁사로부터 제품을 구매하는 것을 금지하는 요건, ④ 경쟁사의 관련 제품이 포함된 거래상대방 기기의 연구, 설계, 개발, 시험, 제조, 생산, 유통, 마케팅, 홍보 또는 판매를 금지하는 요건, 또는 ⑤ 거래상대방이 구매할 수 있는 경쟁사업자 관련 제품의 물량을 제한하거나 거래상대방이 경쟁사업자로부터 관련 제품을 구매하는 데 사용할 수 있는 금액을 제한하는 요건을 말한다.

11) 신청인의 의사와 무관하게 거래상대방이 자사 수요의 과반수를 구매하거나 거래상대방이 이를 요청하는 경우 등의 경우 부당하다고 보기 어렵기 때문이다.

물량 기반의 할인 또는 리베이트를 제공하는 경우, 또는 ④ 전체 거래상대방의 총 수요량에 비해 공급량이 부족한 상황에서 거래상대방의 실수요, 수주 잔량 등 합리적인 기준에 따라 거래상대방별 공급량을 할당하는 경우에는 본 동의의결 시정 방안을 위반한 것으로 보지 않는다.<sup>12)</sup>

#### 4) 컴플라이언스 프로그램 운영 및 보고

신청인은 본 동의의결 시정방안의 이행 및 공정거래법 규정 준수를 위하여 컴플라이언스 프로그램을 운영하기로 한다.

신청인은 본 동의의결 확정일로부터 30일 이내에 신청인의 컴플라이언스 프로그램을 감독할 컴플라이언스 감독관을 임명 또는 유지하며, 본 동의의결이 확정되는 경우 관련 임직원들을 대상으로 본 동의의결에 따른 신청인의 의무와 신청인의 사업활동에 적용되는 공정거래법 관련 규정에 대하여 연 1회 이상 교육한다.

또한, 신청인은 본 동의의결이 확정된 해부터 그 이후 6년 동안 매년 11월 30일까지 연례 컴플라이언스 보고서<sup>13)</sup>를 공정거래위원회에 제출하고(총 7회), 공정거래위원회가 요청하는 추가 컴플라이언스 보고서를 제출한다.

#### 나. 상생기금 조성 및 상생지원 방안

##### 1) 상생기금 조성

신청인은 130억 원 규모<sup>14)</sup>의 상생기금을 출연하여 국내 반도체 산업의 혁신과 성장을 촉진하고, 반도체 산업의 중소 사업자를 지원함으로써 신청인과 중소 사업자 간의 상생을 도모한다. 한국 반도체 산업 발전에 실질적으로 필요한 방향으로 운용될 수 있도록 상생기금은 한국반도체산업협회<sup>15)</sup>를 통해 운용하며, 그 구체적인 지원 내용은 아래 '2) 상생지원 방안'과 같다.

##### 2) 상생지원 방안

---

12) 신청인이 정상적인 사업 과정에서 거래조건을 설정하는 등의 경우 부당하다고 보기 어렵기 때문이다.

13) 본 동의의결 시정방안 준수 여부 및 이를 증명하기 위해 필요한 정보와 문서를 포함한다.

14) 기금 운용 등에 필요한 경비를 포함한다.

15) 한국반도체산업협회는 반도체 산업 각 분야의 지속적이고 균형적인 육성발전을 위하여 반도체 산업의 구조 고도화 촉진 및 기술개발 등을 목적으로 설립된 산업통상자원부 소관 비영리법인이다. 삼성전자(주), SK하이닉스(주)를 포함하여 300여 국내 반도체 관련 기업(기관)이 회원사로 등록되어 있다.



## 1. 반도체 전문가·인력 등을 양성하기 위한 교육 과정 운영 및 지원<sup>16)</sup>

### 가) 개괄

한국반도체산업협회가 산업통상자원부의 지원으로 운영하는 한국반도체 아카데미<sup>17)</sup>의 교육 시설<sup>18)</sup>을 활용하여, 국내 전공자(미취업자)를 대상으로 직무 전문성 및 경쟁력 제고를 위한 교육을 운영하여 국내 반도체 산업의 인적 역량 강화를 지원한다. 온라인 교육 과정으로 시스템반도체 설계 관련 기초 과정과 오프라인 교육 과정으로 시스템반도체 설계 관련 심화 이론 및 실습 프로젝트 교육을 구성하여 IP-SoC 통합<sup>19)</sup> 설계 교육을 지원한다.

### 나) 온라인 교육 과정

신청인은 반도체 설계 기초에 대한 학습 지원을 위해, IP-SoC 통합 설계의 기초에 해당하는 내용을 중심으로 총 6차시(1개 차시당 30분 내외)에 해당하는 콘텐츠를 온라인 교육 과정으로 제공한다. 해당 교육은 한국반도체아카데미의 기존 온라인 학습 시스템을 활용하여 그 수강·관리를 지원한다.

- 
- 16) 신청인이 2024. 10. 31. 동의를결 신청 당시 제출하였던 동의를결안에서는 해당 교육 과정 운영을 위해 교육센터를 설립하고, 교육장 조성 및 관련 기기 제공 등 교육 시스템 및 시설 구축 등이 포함되었다. 그러나 잠정 동의를결안을 마련하기 위해 한국반도체산업협회와 협의하는 과정에서, 협회가 보유하고 있는 기존의 교육 시설을 활용하는 방향으로 수정하였다. 이에 따라 해당 지원을 위한 예산을 당초 약 70억 원에서 7억 원으로 조정하였으며 그 차액(약 63억 원)은 ‘2. 팹리스, 시스템반도체 등 관련 분야 국내 중소기업 인프라 지원(설계자동화 소프트웨어 지원)’ 예산으로 포함하였다.
- 17) 2022. 7. 21. 산업통상자원부가 발표한 ‘반도체 초강대국 달성전략’에 따라 2022. 12. 1. 출범된 기관으로, 반도체 산업 현장에 필요한 인력을 양성하기 위해 대학생, 미취업자 및 중소·중견기업 입직자 등에게 반도체 이론·실습 교육 프로그램을 제공한다.
- 18) 한국반도체아카데미는 온라인 교육을 제공할 수 있는 학습 지원 시스템(<그림 3> 참고) 및 오프라인 교육을 제공할 수 있는 교육장으로 시스템반도체 전용 교육을 위한 공간(약 300평 규모, 200명 수용) 및 실습 등을 위한 공간(약 300평 규모 100명 수용)을 보유하고 있다.
- 19) SoC는 그 기능에 따라 정보를 처리하는 마이크로프로세서(MPU, microprocessor unit)와 디지털 신호 처리기(DSP, digital signal processor), 정보를 저장하는 메모리, 아날로그 신호 처리기 등 다양한 반도체 IP(Intellectual Property)가 집적화되어야 하며, SoC의 동작을 제어하기 위한 소프트웨어도 SoC의 구성요소에 포함된다. 이에 따라, 산업 목적에 맞는 SoC를 설계하기 위해서는 그 목적에 따라 필요한 다양한 반도체 IP가 하나의 칩 위에서 효과적이고 효율적으로 상호작용할 수 있도록 통합하는 작업(IP-SoC 통합)이 반드시 필요하며, 오늘날 SoC 설계의 가장 중요한 비중을 차지하는 사항이기도 하다.

<표 2>

온라인 교육 커리큘럼 예시

(온라인) IP-SoC 통합 설계 기초					
구분	수준	특화분야	진행방식	대상	기간
	기초	반도체 설계	온라인	전공자(미취업자)	3시간
개요	반도체 설계 Process부터 오프라인 교육과정에 필요한 설계 기초에 대한 학습 지원				
목표	반도체 설계 개념 및 직무 이해, 설계 Process 이해, IP-SoC 통합 설계 방법론 이해				
내용	주제	학습내용		방법	시수
	1차시	반도체 설계 개념 이해		이론	0.5시간
	2차시	반도체 설계 직무 분석 및 업무 통합을 위한 협업 이해		이론	0.5시간
	3차시	반도체 설계 Process의 이해 I		이론	0.5시간
	4차시	반도체 설계 Process의 이해 II		이론	0.5시간
	5차시	IP-SoC Integration 기초		이론	0.5시간
	6차시	IP-SoC 통합 설계 방법론 이해		이론	0.5시간

다) 오프라인 교육 과정

신청인은 IP-SoC 통합 설계를 위한 전공 심화 이론과 관련 직무 분석을 토대로 FPGA<sup>20)</sup> 기반 RTL<sup>21)</sup> 실습 프로젝트 교육을 제공한다. 해당 교육은 연 2회(1회 120시간, 1일 6시간 × 20일) 운영한다.

<그림 1> 한국반도체아카데미의 온라인 학습 시스템 화면(예시)



20) FPGA(Field Programmable Gate Array)는 사용자의 용도에 맞게 회로를 변경하거나 프로그램 할 수 있는 반도체를 말한다.

21) RTL(Register Transfer Level)은 회로 설계의 필수적인 단계 중 하나로, 하드웨어(Hardware) 설계, 알고리즘(Algorithm) 최적화, 논리합성, 하드웨어 IP 설계 등에서 SoC의 핵심 동작을 정의하는 중요한 설계 과정이다.

<표 3>

오프라인 교육 커리큘럼 예시

(오프라인) 디지털 통신 프로토콜 및 컴퓨터 네트워크 기반 IP-SoC 통합 설계 교육					
구분	수준	특화분야	진행방식	대상	기간
	심화	반도체 설계	오프라인	전공자 (미취업자)	120시간
선수과목	ASIC기초(온라인), 디지털 시스템, 디지털 통신, 반도체 소자, 컴퓨터 구조, 컴퓨터 네트워크				
개요	<ul style="list-style-type: none"> <li>▪ RTL Integration을 통해 다양한 IP를 통합하여 SoC 아키텍처 내에서 IP간 연결을 최적화하고, 시스템 통합 및 Glue Logic 설계의 방법론 학습</li> <li>▪ IP 기술문서 분석부터 시스템 통합 프로세스에 이르는 학습자 실무 역량 강화 지원</li> </ul>				
목표	<ul style="list-style-type: none"> <li>▪ IP간 연결 무결성을 확보하고, SoC 레벨의 통합을 효율적으로 수행할 수 있는 능력 배양</li> <li>▪ IP특성과 Glue Logic 설계의 이해를 통해 시스템 통합 문제 해결 능력 강화</li> <li>▪ SoC 아키텍처 플랫폼화에 기여할 수 있는 설계 역량 확보</li> </ul>				
내용	주제	학습내용		방법	시수
	RTL Integration 직무 분석	<ul style="list-style-type: none"> <li>▪ RTL Integration 업무 프로세스 분석</li> <li>▪ 최신 시스템반도체 설계 트렌드 분석</li> </ul>		이론	6시간
	설계 필수 전공 심화 이론	<ul style="list-style-type: none"> <li>▪ 반도체 시스템 분석을 위한 필수 전공 이론 핵심                             <ul style="list-style-type: none"> <li>- 컴퓨터 구조</li> <li>- 디지털 통신 프로토콜</li> <li>- SoC 반도체 칩 동작 시나리오 (Low Power 시나리오 등)</li> </ul> </li> </ul>		이론	12시간
	Verilog HDL 이론 및 실습	<ul style="list-style-type: none"> <li>▪ Verilog HDL 문법 이해</li> <li>▪ 디지털 하드웨어 심화 구성 요소 이해                             <ul style="list-style-type: none"> <li>- Sync / Async 시스템</li> <li>- Glue Logic, IP Wrapper 설계 실습</li> <li>- 디지털 로직 타이밍 등</li> </ul> </li> <li>▪ 설계 Tool 사용법 실습</li> </ul>		이론 /실습	18시간
	FPGA 이론 및 실습	<ul style="list-style-type: none"> <li>▪ FPGA 개념 이해</li> <li>▪ FPGA Board Target Emulation</li> <li>▪ FPGA Board Target Debugging 방법론 및 실습</li> </ul>		이론 /실습	6시간
	기초 프로젝트 RTL 설계 실습	<ul style="list-style-type: none"> <li>▪ 디지털 하드웨어 RTL 설계 프로세스 실습</li> <li>▪ 소프트웨어 설계 구현(Python)</li> <li>▪ 하드웨어 구현(Verilog HDL)</li> <li>▪ Simulation 기능 검증 및 FPGA Target 검증</li> </ul>		실습	18시간
	실전 프로젝트 RTL 설계 실습	<ul style="list-style-type: none"> <li>▪ 실무에서 활용되는 IP 설계 및 업무 프로세스 실습</li> <li>▪ CPU, Memory, BUS, DMA, SPI 등이 조합된 SoC 시스템 분석 및 Integration 설계 실습</li> <li>▪ 기술문서 분석 및 기술 세미나 발표</li> <li>▪ 디지털 회로 설계 및 RTL 구현, Simulation 검증</li> </ul>		실습	60시간

## 2. 팹리스, 시스템 반도체 등 관련 분야 국내 중소 사업자 인프라 지원(설계 자동화 소프트웨어(이하 ‘EDA’라고 한다)<sup>22)</sup> 지원)

### 가) 지원방안 마련 배경

인공지능(AI), 사물인터넷(IoT), 자율주행차량 등 시스템반도체 전방산업의 첨단·고도화 추세에 따라, 시스템반도체를 포함한 반도체는 각 산업에서의 핵심 부품으로 자리매김하고 있으며, 특히 최근 AI가 산업 전반에 확산됨에 따라 시스템 반도체 산업의 중요성은 더욱 커지고 있다. 이러한 시스템반도체 산업은 크게 ‘팹리스(설계) - 파운드리(제조) - 후공정’으로 철저하게 분업화되어 있는데, 우리나라는 파운드리와 후공정에 비해 시스템반도체 설계를 위한 팹리스 산업에서의 경쟁력이 부족한 것으로 평가되고 있다.

팹리스 기업의 성장에는 투자, 인력, 인프라 등 다양한 성장 요건이 요구되는데, 그 중에서도 EDA는 팹리스 기업의 성장 초기부터 성숙기에 이르기까지 지속적으로 필요한 인프라에 해당한다. 즉, EDA는 팹리스 기업의 성장에 필수불가결한 요소로, EDA 없이는 반도체를 설계하는 것이 사실상 불가능하며, 특히 EDA를 통해 설계 단계에서의 오류를 감지하고 이를 검증하는 것은 반도체 제조 및 설계에 있어 핵심적인 과정이다.

<표 4> 팹리스 기업의 성장 단계별 성장 요건 비교

	초기(창업~5년)	성장기(5년~10년)	성숙기(10년~)
인력	경력직 중심	신규인력 수요발생	다수의 신규인력
제품/판로	IP, 소형 SoC, 니치마켓	중소형 SoC, 국내외	대형 SoC, 해외
인프라	EDA	EDA	EDA

그러나 EDA는 한 부당 수만 달러에 달하는 고가의 소프트웨어라는 점에서 국내 중소 사업자들이 EDA 라이선스비를 지불하여 이를 사용하는 데 많은 어려움을 겪고 있다.<sup>23)</sup> 이는 한국반도체산업협회에서 국내 시스템반도체 업체를

22) EDA(Electronic Design Automation)는 칩 설계, 회로 검증, 시뮬레이션, 레이아웃 설계 등 다양한 과정을 지원하는 설계자동화 소프트웨어로, 반도체와 전자 제품 개발에 필수적인 요소로 활용되고 있다. 현재 시놉시스(Synopsys, Inc.)社, 케이던스(Cadence Design Systems, Inc.)社, 지멘스(Siemens)社, 앤시스(Ansys, Inc.)가 제공하는 EDA가 가장 보편적으로 사용되고 있다. 특히, 디지털 IC 설계와 전공정 설계분야에서는 시놉시스의 EDA가, 후공정 및 전자기기 설계에 있어서는 앤시스의 EDA가 경쟁력을 가지고 있는 것으로 평가되고 있다.

23) EDA 라이선스 비용이 매우 높아 중소 사업자들의 부담이 크며, 이로 인하여 대부분의 사업자들은 학교나 정부 등의 EDA 지원 프로그램에 의존하고 있는 것으로 보인다.

대상으로 실시한 설문조사 결과에서도 확인할 수 있다. 우선, 2024년 국내 반도체 기업 123개사를 대상으로 설문조사를 실시한 결과, 제품 개발 시의 애로사항에 대하여 ‘EDA 확보(비용 포함)’이라고 응답한 기업이 전체의 26%(32개사)였으며, 이는 ‘IP 라이선스 비용 부담’(31%)에 이어 두 번째로 많은 답변에 해당하였다. 또한, 2020년 8월부터 현재까지 시스템반도체 설계지원센터 입주기업 총 41개사를 대상으로 설문조사를 실시한 결과에서도, 센터 입주 희망 사유로 ‘EDA 지원’(98%)이 압도적으로 많이 꼽혔다.<sup>24)</sup>

EDA 지원이 팹리스 기업의 성장에 특히 중요한 요소에 해당함에 따라, 현재 한국반도체산업협회가 산업통상자원부의 지원으로 운영하는 시스템반도체 설계지원센터에서는 해당 센터 입주기업을 대상으로 EDA를 무상으로 지원하고 있다.<sup>25)</sup> 그러나 입주할 수 있는 기업 수가 소수에 불과하여, 해당 센터에 입주하지 못한 다수의 중소 사업자들에 대하여는 지원이 상대적으로 부족한 상황이다.

이러한 국내 시스템반도체 설계 산업 분야의 현황을 고려할 때, 팹리스 중소 사업자에게 가장 부담이 되는 필수요소인 EDA 관련 인프라를 지원하는 것은, 한정된 재원의 범위 내에서 관련 산업 분야의 발전에 가장 실질적인 도움을 제공하는 방안에 해당할 것으로 보인다.

## 나) 구체적인 지원방안

이와 같은 EDA 지원의 중요성과 필요성을 고려하여, 신청인은 상생기금의 상당액(총 130억 원 중 약 113억 원<sup>26)</sup>)을 통해 국내 팹리스 중소 사업자 및 그 전방산업 관련 기업들의 제품 설계에 필수적인 EDA를 지원한다.

신청인은 한국반도체산업협회를 통해 지원 대상인 사업자에 온라인 라이선스의 형태로 EDA를 제공하는 방안을 추진한다. 보다 많은 사업자들이 EDA를 간편하게 활용하여 시스템반도체 관련 제품 등을 개발하고 사업 역량을 확보할 수 있도록, 각 사업자가 제한된 오프라인 공간에 입주하거나 직접 방문하지 않고 원격으로 접속하여 EDA를 활용할 수 있는 방안을 마련한다.

24) 해당 설문조사에서는 기업당 최대 2개의 답변을 선택할 수 있었으며, ‘시제품 제작 지원’(약 30%)이 두 번째로 많은 답변에 해당하였다.

25) 시스템반도체 설계지원센터가 사용료를 대신하여 지급하고 있다.

26) 각주 24)에서 설명한 바와 같이, 신청인이 2024. 10. 31. 동의의결 신청 당시 제출하였던 동의의결안에 비해 ‘1. 반도체 전문가/인력 등을 양성하기 위한 교육 과정 운영 및 지원’에 관한 예산이 약 63억 원 감소되었으며, 감소된 예산은 본 인프라 지원 예산에 합하였다.

이를 위해, 신청인은 한국반도체산업협회가 운영 중인 설계지원센터 내에 EDA 지원을 위한 별도의 전용 서버를 구축하여, 사업자가 각자의 사내에서 원격으로 접속하여 EDA를 사용할 수 있는 환경을 마련한다.

<그림 3> EDA 원격 접속 방식



주요 EDA 사업자별 EDA 특성은 아래 <표 7>과 같으며, 이 중 신청인이 지원하고자 하는 EDA의 종류는 아래 <표 8>과 같다. 시놉시스의 EDA는 디지털 집적회로(IC, integrated circuit) 및 전공정 설계에서 가장 많이 활용되며, 앤시스의 EDA는 전자기기 및 후공정 설계에 가장 많이 활용되고 있는바<sup>27)</sup>, 신청인은 시놉시스 및 앤시스<sup>28)</sup>와 EDA 온라인 라이선스 계약을 체결하여 해당 EDA를 제공할 계획이다.

<표 5> 주요 EDA 사업자별 EDA 특성

구분	시놉시스	케이던스	지멘스	앤시스
기술경쟁력 있는 분야	디지털IC설계, 전공정	아날로그IC, 후공정	물리검증	PCB레이아웃, 전자기기설계
지원 방식	원격/로컬	원격/로컬	로컬	원격/로컬

< 표 삽입을 위한 여백 >

27) 시놉시스 EDA는 강력한 디지털 설계툴을 기반으로 3nm, 2nm 단위까지 최적화를 지원하며, 특히 설계 검증 및 신뢰성 분석에 높은 경쟁력을 보유하고 있으나, 라이선스 비용이 매우 높아 팹리스 중소 사업자가 접근하기에는 상당한 어려움이 있다.

앤시스 EDA는 전력 무결성, 신호 무결성 및 전자기 해석 분야에서 핵심적인 툴에 해당한다.

28) 구체적인 EDA 툴 종류는 개별 EDA 제공자들과 별도 협의를 거쳐 확정될 예정이다.

&lt;표 6&gt;

지원 예상 EDA 툴(Tool) 종류

구분	EDA 툴	특징
시뮬 시스	Design Compiler Elite PKG	• 디지털 회로 설계를 RTL에서 게이트 레벨로 변환하는 논리 합성 툴
	VCS Elite	• 디지털 시뮬레이션을 수행하는 툴
	Prime Time Base	• 정적 타이밍 분석(Static Timing Analysis) 툴
	Verdi Elite	• 디버깅 및 시각화 툴
	DesignWare Library	• 반도체 설계용 IP 모듈로, 표준 인터페이스(PCIe, USB, DDR 등) 및 프로세서 코어(ARC, RISC-V 등)를 포함하는 툴
	VC SpyGlass Base	• 린팅(Linting) 및 코드 정적 분석 툴
	Formality Base	• 형식 검증(Formal Verification) 툴
	PrimeSim HSPICE Base	• 아날로그 및 Mixed-Signal 회로 시뮬레이션 툴
	TestMax DFT Base	• DFT(Design-for-Test) 솔루션 툴
	Library compiler	• 반도체 공정에 맞는 라이브러리 생성 및 최적화 툴
엔 시스	Ansys SIwave	• 고속 신호 및 전력 무결성 분석 툴
	Ansys HFSS	• 고주파 및 전자기 해석을 위한 3D 풀웨이브(Full-wave) 전자기 시뮬레이션 툴
	Ansys Icepak	• 전자 부품의 열 해석 툴
	Ansys EMA3D Cable	• 케이블 하니스(Wiring Harness) 및 전자기 간섭 분석 툴
	Ansys Electronics Desktop	• 전자기 해석, 신호 무결성, 전력 무결성, 열 해석 등의 기능을 통합한 소프트웨어 플랫폼
	Ansys Simplorer	• 전자, 전기, 기계 시스템의 회로 및 시스템 레벨 시뮬레이션 툴
	Ansys Twin Builder	• 디지털 트윈 모델을 구축하여 실시간 시뮬레이션을 수행하는 시스템 설계 툴

EDA 라이선스 구매 규모나 환율, 협상력 등에 따라 가격 할인율 차이가 크게 나타나 그 지원 규모를 예상하는 데 어려움은 있으나, 5년간 라이선스를 연간 약 80개 확보할 수 있을 것으로 보이며, 각 기업에 1~2개 라이선스를 제공할 경우 약 40개 중소 사업자에 대해 지원할 수 있을 것으로 예상된다.

### 3. 팹리스, 시스템 반도체 등 관련 분야 국내 중소 사업자 홍보 활동 지원

신청인은 매년 10월 중순 한국반도체산업협회가 주최하는 반도체 전문 전시회(SEDEX, Semiconductor Exhibition)<sup>29)</sup>에 기업 공동관을 설치하고, 지원 대상

29) 메모리반도체, 시스템반도체, 장비, 부품, 재료, 설비, 센서 등 반도체 산업 생태계 전 분야가

중소 사업자들의 제품 등 전시를 지원한다. 시스템반도체, 패키징 중소 사업자 및 전방산업 관련 사업자를 대상으로 전시회 참가, 부스 및 장치비 전액을 지원한다. 해당 전시회는 특히 국내 반도체 생태계 전 분야의 사업자 및 해외 주요 구매자들이 참여하기 때문에, 해당 지원을 통해 전시회에 참여하는 중소기업들에게는 반도체 산업 동향을 파악하는 한편, 제품 홍보를 통해 새로운 영업을 시도할 수 있는 장이 될 것으로 보인다.

<그림 5> 반도체 전문전시회 및 기업 공동관 전시 부스 개념도



#### 4. 소결

위와 같은 상생지원 방안을 통해 신청인은 총 130억 원 규모(기금 운용 등 필요 경비 포함)의 상생기금을 출연하고, 한국반도체산업협회가 이를 운용하도록 하며, 출연한 기금이 소진될 때(사업 확정 후 5년)까지 상생지원을 지속하고자 한다.

< 표 삽입을 위한 여백 >

---

참가하며 매년 6만 명 이상의 관람객이 방문하는 국내 최대 반도체 전문전시회로, 해외 구매자를 초청하여 무역상담회를 진행하는 등 글로벌 영업을 지원하고 시장동향세미나, 반도체산업 컨퍼런스 등 시장·산업 동향을 파악할 수 있는 환경을 제공한다.



&lt;표 7&gt;

## 상생지원 방안 예산안(잠정)

(단위: 백만 원)

내역	1년	2년	3년	4년	5년	소계
1. 반도체 전문가·인력 등을 양성하기 위한 교육 과정 운영 및 지원 <sup>1)</sup>	285	120	120	120	120	766
가. 온/오프라인 교육과정 개발비	191.2	26.7	26.7	26.7	26.7	298
나. 교육운영비	93.8	93.3	93.3	93.3	93.3	467
2. 팹리스 등 반도체 분야 국내 중소사업자 인프라 지원 <sup>2)</sup>	2,250	2,150	2,150	2,365	2,365	11,280
가. 서버 구축비	100	0	0	0	0	100
나. EDA (시놉시스)	1430	1430	1430	1573	1573	7,436
다. EDA (안시스)	720	720	720	792	792	3,744
3. 팹리스 등 반도체 분야 국내 중소사업자 홍보 활동 지원	191	191	191	191	191	955
계	2,726	2,461	2,461	2,676	2,676	13,000

1) 교육과정 개발비 및 교육운영비: 강사(보조강사 포함), 교재개발비, FPGA 보드 구입비, 콘텐츠 개발비, 인쇄비 등의 실경비 기준

2) EDA의 경우 달러 기준(환율 1,430원)으로 산정하였고, 환율에 따른 EDA의 구매가격과 구매 조건에 따라 일부 변동 가능(총사업비 금액은 변동 없음)

## VI. 시정방안의 이행계획

## 1. 세부 이행계획

방안별 이행계획은 아래 <표 10>과 같다. 신청인은 거래질서 개선을 위한 시정방안 준수 여부 등에 대해 보고서를 작성하여 6년 동안(2031년까지) 공정거래 위원회에 제출한다. 또한, 신청인은 상생지원 방안을 5년 동안(상생기금 소진 시 까지) 이행한다.

&lt; 표 삽입을 위한 여백 &gt;

시정방안	주요내용	이행계획
I. 거래질서 개선을 위한 시정방안	경쟁사업자 배제행위 금지	• 의결서 송달일 후 즉시 이행
	과반수 점유율 요건 부과 금지	• 의결서 송달일 후 즉시 이행
	불공정한 거래조건 부과 금지	• 의결서 송달일 후 즉시 이행
	컴플라이언스 프로그램 운영	• 의결서 송달일 후 30일 이내 시스템 구축 • 의결서 송달일이 속한 해부터 그 이후 6년 동안 연 1회 연례 교육 진행(총 7회)
	컴플라이언스 보고	• 의결서 송달일이 속한 해부터 그 이후 6년 동안 매년 11월 30일까지 보고서 제출(총 7회)
II. 상생기금 조정 및 상생지원 방안	반도체 전문가·인력 등을 양성하기 위한 교육 과정 운영 및 지원	• 의결서 송달일이 속한 반기의 다음 반기부터 기금 소진 시까지(5개년) 이행
	팹리스 등 반도체 분야 국내 중소 사업자 인프라 지원	
	팹리스 등 반도체 분야 국내 중소 사업자 홍보 활동 지원	

## 2. 이행점검방안

공정거래위원회는 본 건 시정방안의 이행계획에 대한 이행 여부 점검 등 이행관리에 관한 업무를 「독점규제 및 공정거래에 관한 법률」<sup>30)</sup> 제90조 제7항<sup>31)</sup>에 근거하여 한국공정거래조정원에 위탁한다. 구체적인 이행점검 및 보고 방법은 아래 <표 11>과 같다.

### < 표 삽입을 위한 여백 >

30) 2025. 1. 21. 법률 제20712호로 개정되어 2025. 1. 21. 시행된 것을 말한다.

31) 공정거래법 제90조(동의의결의 절차) ⑦ 공정거래위원회는 제6항에 따른 이행계획의 이행 여부 점검 등 동의의결의 이행관리에 관한 업무를 대통령령으로 정하는 바에 따라 조정원 또는 「소비자 기본법」 제33조에 따른 한국소비자원(이하 “소비자원”이라 한다)에 위탁할 수 있다.

1. 신청인은 본 동의의결이 확정된 해부터 그 이후 6년 동안 매년 11월 30일까지 연례 컴플라이언스 보고서를 한국공정거래조정원에 제출하고(총 7회), 공정거래위원회, 한국공정거래조정원 또는 그 소속 공무원이 요청하는 경우 추가 컴플라이언스 보고서를 제출한다.  
  
가. 각 컴플라이언스 보고서는 신청인의 본 동의의결 시정방안 준수 여부를 독립적으로 판단하기에 충분한 정보와 문서를 포함하여야 하며, 특히 (1) 컴플라이언스 감독관의 성명, 직책, 사업장 주소, 이메일 주소, 사업장 전화번호, (2) 본 동의의결 상 거래질서 개선을 위한 시정방안과 관련된 요건(예컨대, 관련 제품에 대한 과반수 점유율 요건 등)을 포함하거나 반영하는 각 계약 또는 기타 문서의 사본이 포함되어야 한다.
2. 한국공정거래조정원은 서면점검, 설문조사, 이해관계자 인터뷰, 현장 확인 등의 방법으로 신청인의 시정방안 이행 여부를 점검할 수 있다. 신청인은 이에 성실히 협조하여야 하고 특별한 사유 없이 거부하여서는 아니 된다.
3. 구체적인 이행점검·보고 방법과 관련하여, 한국공정거래조정원은 신청인과 협의하여 조정할 수 있다.
4. 위 보고 등과 관련하여 공정거래위원회는 신청인에게 시정을 요구할 수 있고, 신청인은 시정 요구에 따른 이행 결과를 공정거래위원회에 보고한다.